

Incorporación de Transistores Lineales de Efecto Campo en Simuladores Electromagnéticos Basados en el Método FDTD

Oscar González, José A. Pereda, Ana Grande, Amparo Herrera y Ángel Vegas
Departamento de Ingeniería de Comunicaciones (DCom), Universidad de Cantabria.
Correo electrónico: gonzalezo@unican.es, peredaj@unican.es

Abstract—The two-port (TP) lumped-network (LN) finite-difference time-domain (FDTD) technique is an extension of the LN-FDTD method that permits linear TP LN to be implemented in a systematic way into the FDTD framework. In this paper, the TP-LN-FDTD method is applied to modeling linear field-effect transistors (FETs). To this end, the exponential factor associated to the transconductance delay parameter is fitted by a rational function. This is done by using the Cauchy Method. Also an efficient strategy is developed to account for the extrinsic parameters of the FET. For validation purposes, the scattering parameters of a HJ-FET amplifier have been computed and compared with those obtained by the electromagnetic simulator Agilent-HFSS used in combination with the circuit simulator ADS, and with the results provided by ADS alone.

Keywords—FDTD methods, lumped networks, FET, global modeling.

I. INTRODUCCIÓN

La incorporación de elementos circuitales concentrados en el método de las diferencias finitas en el dominio del tiempo (cuyas siglas en inglés son FDTD) ha sido y sigue siendo objeto de estudio [1]-[3]. El método LN-FDTD (*Lumped-Network* FDTD) [4] se introdujo como una herramienta eficaz para incorporar circuitos lineales concentrados de una puerta de forma sencilla y sistemática. Recientemente, el método LN-FDTD se ha extendido para poder incorporar circuitos lineales de dos puertas en simuladores FDTD [5].

El método TP-LN-FDTD (*Two-Port* LN-FDTD) consta de los tres pasos siguientes: 1) La red de dos puertas se describe en función de sus parámetros admitancia en el dominio de Laplace, $\mathbf{Y}(s)$. Cada parámetro $Y_{pq}(s)$ se modela como una función racional de la frecuencia compleja s . 2) Posteriormente, aplicando la transformación de Moebius, la matriz admitancia se expresa en el dominio de la transformada Z. 3) Finalmente, utilizando técnicas de filtrado digital, se obtiene un conjunto de ecuaciones en diferencias. Dichas ecuaciones, que describen la relación V/I de la red de dos puertas en el dominio del tiempo discreto, se resuelven en combinación con la ecuación discreta de Ampère. El algoritmo resultante es consistente con el método FDTD convencional.

En esta comunicación, el método TP-LN-FDTD se aplica al modelado de transistores de efecto campo (FETs),

Este trabajo ha sido financiado por la Dirección General de Investigación del MEC a través del proyecto TIC2003-09677-C03-01.

los cuales, debido a la gran movilidad de los electrones en el semiconductor elegido (normalmente GaAs), presentan una ganancia y figura de ruido ventajosas a frecuencias de microondas. Partiendo del modelo en pequeña señal de los transistores FET [6] se obtienen las ecuaciones de los parámetros admitancia en el dominio de Laplace. Las expresiones obtenidas son funciones racionales de s , menos por un factor exponencial que aparece en el numerador del parámetro $Y_{21}(s)$. La presencia de este factor es debido al retardo de los electrones al propagarse por el canal del semiconductor, τ . Macroscópicamente, en cualquier elemento activo, $w\tau$ representa el retardo de fase en el generador de corriente y es aconsejable tenerlo en cuenta para conseguir consistencia entre los parámetros de *scattering* calculados a partir del modelo en pequeña señal y los obtenidos con medidas experimentales. Para poder considerar dicho efecto en el método TP-LN-FDTD es necesario aproximar el factor exponencial $e^{-\tau s}$ por una función racional. Para ello, hemos considerado el método de Cauchy utilizado ya satisfactoriamente para ajustar funciones específicas o un conjunto de medidas experimentales por funciones racionales [7]. Con el objeto de validar el método TP-LN-FDTD en elementos activos, se han calculado los parámetros de *scattering* de un amplificador que utiliza un FET comercial de hetero-unión (HJ-FET). Los resultados obtenidos con esta nueva formulación se han comparado con los calculados mediante el simulador electromagnético HFSS en combinación con el simulador circuitual ADS y con los calculados directamente por ADS.

II. REVISIÓN DEL MÉTODO TP-LN-FDTD

Como punto de partida, la red de dos puertas se describe en el dominio de Laplace mediante su matriz admitancia $\mathbf{Y}(s)$. Cada elemento de dicha matriz se modela mediante una función racional de la frecuencia compleja s :

$$Y_{pq}(s) = \frac{\sum_{m=0}^{M_{pq}} a_m^{(p,q)} s^m}{\sum_{m=0}^{M_{pq}} b_m^{(p,q)} s^m}, \quad (1)$$

donde M_{pq} representa el orden del modelo, y los coeficientes $a_m^{(p,q)}$ y $b_m^{(p,q)}$ deben ser reales.

Para incorporar la red de dos puertas en el formalismo FDTD debemos elegir dos nudos eléctricos de la malla FDTD, tal y como se muestra en la figura 1. En estos nudos, añadimos a la ecuación de Ampère-Maxwell sendos

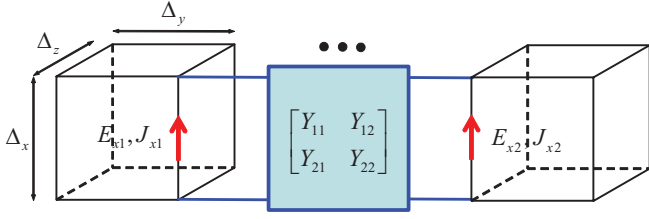


Fig. 1. Red de dos puertas conectada entre dos celdas unidad FDTD.

términos de densidad de corriente, los cuales se discretizan mediante promediado temporal:

$$E_{x1}^{n+1} = E_{x1}^n + \frac{\Delta t}{\epsilon} [\nabla \times \vec{H}^{n+\frac{1}{2}}]_{x1} - \frac{\Delta t}{2\epsilon} (J_{x1}^{n+1} + J_{x1}^n),$$

$$E_{x2}^{n+1} = E_{x2}^n + \frac{\Delta t}{\epsilon} [\nabla \times \vec{H}^{n+\frac{1}{2}}]_{x2} - \frac{\Delta t}{2\epsilon} (J_{x2}^{n+1} + J_{x2}^n).$$

Partiendo de (1) y relacionando en cada puerta el voltaje con el campo eléctrico y la corriente con la densidad de corriente, pasamos del dominio de Laplace al dominio del tiempo discreto a través del dominio Z [5]. De esta forma conseguimos una ecuación en diferencias que puede ser utilizada en combinación con la ecuación de Ampère-Maxwell. El algoritmo resultante mantiene la exactitud de segundo orden y la naturaleza explícita del método FDTD convencional [8].

III. APLICACIÓN: MODELADO DE FETs

Los parámetros admitancia del circuito lineal equivalente de un FET genérico como el que se muestra en la figura 2 vienen dados por:

$$Y_{11}(s) = \frac{(C_{gs} + C_{gd})s + (C_{gd}C_{gs}R_i)s^2}{1 + C_{gs}R_i s}, \quad (2a)$$

$$Y_{12}(s) = -C_{gd}s, \quad (2b)$$

$$Y_{21}(s) = \frac{g_m e^{-\tau s} - C_{gd}s - C_{gd}C_{gs}R_i s^2}{1 + C_{gs}R_i s}, \quad (2c)$$

$$Y_{22}(s) = G_{ds} + (C_{ds} + C_{gd})s. \quad (2d)$$

Todas las expresiones en (2) son racionales menos por el factor exponencial $H(s) = e^{-\tau s}$ que aparece en (2c). En trabajos anteriores [5], se ha considerado $\tau = 0$, con lo que $H(s) = 1$ y la expresión (2c) se convierte en racional. Sin embargo, como se ha discutido en la introducción, esta solución puede no ser adecuada.

A. Ajuste racional del retardo de transconductancia τ

Utilizando el método de Cauchy, proponemos ajustar $H(s)$ por una función racional de la forma:

$$H(s) = e^{-\tau s} \simeq \frac{A_0 + A_1 s}{1 + B_1 s}, \quad (3)$$

donde A_0 , A_1 y B_1 son los coeficientes a determinar. Según este método, evaluamos la función $H(s)$ en P puntos, s_p , equidistantes y dentro de la banda de interés donde se

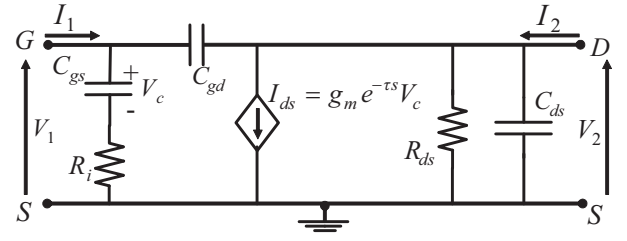
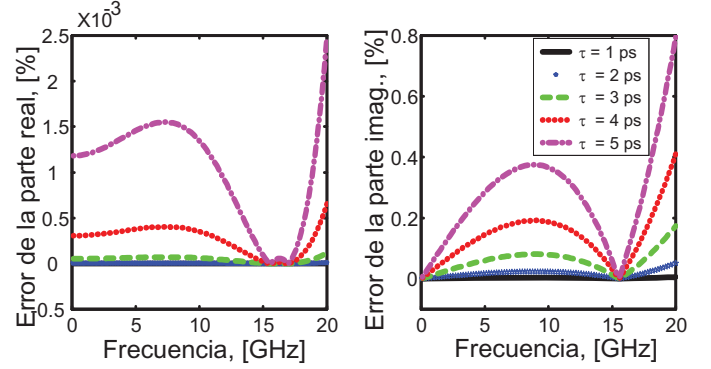


Fig. 2. Circuito intrínseco equivalente de un FET.


 Fig. 3. Error relativo del ajuste de $e^{-\tau s}$ por una función racional.

quiere realizar el ajuste. Una vez hecho esto, llegamos al siguiente sistema de ecuaciones lineales sobredeterminado:

$$A_0 + A_1 s_p - H(s_p) B_1 s_p = H(s_p), \quad p = 1, \dots, P \quad (4)$$

Debemos tener en cuenta que para utilizar el método TP-LN-FDTD todos los coeficientes que obtengamos en (3) deben ser reales. Como la función $H(s)$ es una exponencial compleja, para conseguir que A_p y B_p sean reales, debemos dividir (4) en sus partes real e imaginaria. De esta forma, considerando $s_p = j\omega_p$ y $H(s_p) = \Re[H(s_p)] + j\Im[H(s_p)]$ en (4), obtenemos:

$$\begin{aligned} A_0 + \omega_p \Im[H(\omega_p)] B_1 &= \Re[H(\omega_p)], & p = 1, \dots, P \\ \omega_p A_1 - \omega_p \Re[H(\omega_p)] B_1 &= \Im[H(\omega_p)], & p = 1, \dots, P \end{aligned}$$

Tenemos un sistema con $2P$ ecuaciones lineales y 3 incógnitas que resolvemos mediante el uso de mínimos cuadrados. Una vez calculados A_0 , A_1 y B_1 , sustituimos (3) en (2c), y obtenemos un nuevo parámetro \tilde{Y}_{21} :

$$\tilde{Y}_{21}(s) = \frac{a_0 + a_1 s + a_2 s^2 + a_3 s^3}{1 + b_1 s + b_2 s^2}, \quad (5)$$

donde

$$\begin{aligned} a_0 &= g_m A_0, \\ a_1 &= g_m A_1 - C_{gd}, \\ a_2 &= B_1 C_{gd} - C_{gd} C_{gs} R_i, \\ a_3 &= -B_1 C_{gd} C_{gs} R_i, \\ b_1 &= C_{gs} R_i + B_1, \\ b_2 &= C_{gs} R_i B_1. \end{aligned}$$

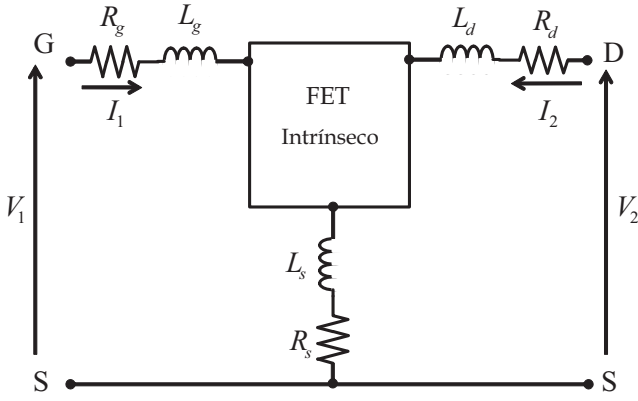


Fig. 4. Circuito extrínseco equivalente para un MESFET genérico. El circuito intrínseco es el mismo que el de la figura 2.

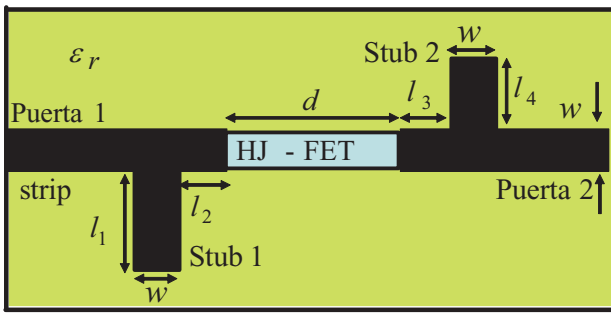


Fig. 5. Vista cenital del amplificador: $l_1 = 31\Delta_x$, $l_2 = 17\Delta_z$, $l_3 = 33\Delta_z$, $l_4 = 26\Delta_x$ y $d = 5\Delta_z$.

Para ilustrar la validez del ajuste realizado, tomamos el parámetro τ de un GaAs FET cuyo rango típico de variación es de $[0 - 5]$ ps [9], en un rango frecuencial de $[0 - 20]$ GHz. La figura 3 muestra el error relativo del ajuste tanto para la parte real como para la imaginaria, obteniendo un error menor del 1% para el peor de los casos.

B. FET extrínseco

El modelo extrínseco que se presenta en la figura 4 incluye los efectos parásitos del empaquetado en forma de resistencias e inductancias colocadas en serie en cada uno de los tres terminales del transistor. Dichos parásitos modelan las pérdidas por contacto óhmico y por imperfecciones de las soldaduras en dichos terminales. El circuito extrínseco completo se puede ver como una red de dos puertas; sin embargo, el orden global del modelo es superior a 10, lo que implica que deberemos discretizar derivadas temporales del mismo orden, con el consiguiente aumento de esfuerzo computacional y/o pérdida de exactitud. Como alternativa, utilizaremos una estrategia que combina el método TP-LN-FDTD para modelar la parte intrínseca y el método LN-FDTD [4] para los circuitos RL serie. De esta forma, la mayor derivada temporal que tendremos que discretizar es de orden 3, si consideramos el parámetro τ distinto de cero.

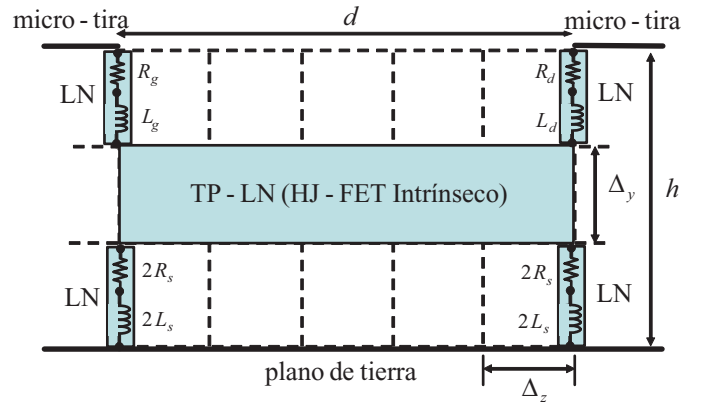
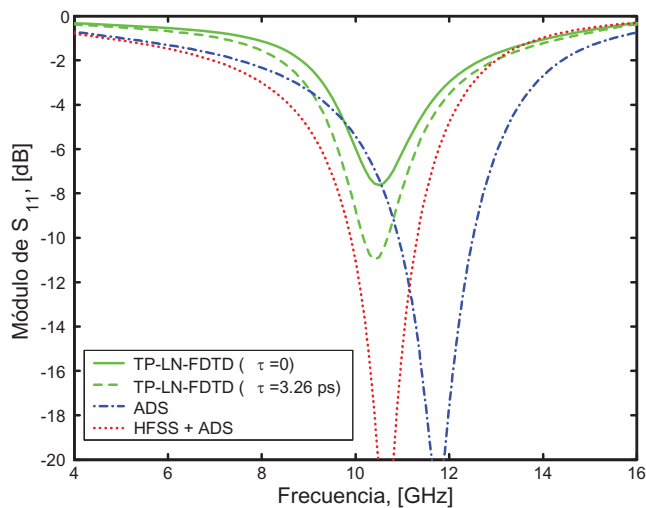
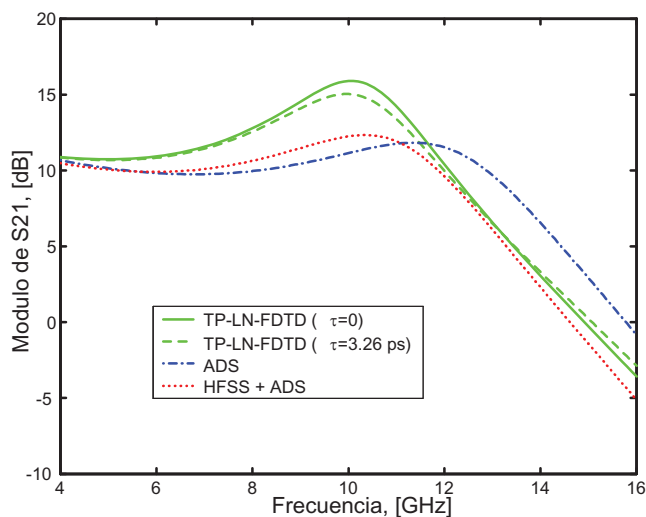


Fig. 6. Esquema del HJ-FET. Parámetros intrínsecos (ver fig. 2): $C_{gd} = 0.0167$ pF, $C_{ds} = 0.108$ pF, $C_{gs} = 0.176$ pF, $R_{ds} = 271$ Ω , $R_i = 9.16$ Ω , $g_m = 51$ mS and $\tau = 3.26$ ps. Parámetros extrínsecos: $R_g = R_d = 6$ Ω , $R_s = 0.06$ Ω , $L_g = 0.72$ nH, $L_d = 0.68$ nH and $L_s = 0.126$ nH.

IV. VALIDACIÓN

Con el objeto de validar la aplicación del método TP-LN-FDTD al modelado de FETs extrínsecos con τ distinto de cero, hemos considerado como ejemplo el circuito de la figura 5. Se trata de un amplificador *microstrip* de pequeña señal formado por dos líneas *microstrip* en serie y por dos *stubs* en abierto que actúan como redes de adaptación de entrada y salida. Como elemento activo se ha elegido el transistor comercial NE3210 HJ-FET. Las dimensiones físicas de las líneas son: altura $h = 0.254$ mm y anchura $w = 0.79$ mm, correspondiente a una impedancia de 50 Ω ; la constante dieléctrica del sustrato vale $\epsilon_r = 2.17$. El HJ-FET se ha colocado en serie entre las dos líneas *microstrip*. La separación entre las líneas (*gap*) es $d = 0.5$ mm. El esquema utilizado para la incorporación del transistor en la simulación FDTD se muestra en la figura 6, donde, para evitar la utilización de cables conectores y para mantener la simetría, el circuito RL serie de la fuente se ha dividido en dos circuitos en paralelo. Los tamaños de celda utilizados son $\Delta_x = 0.079$ mm, $\Delta_y = 0.0846$ mm y $\Delta_z = 0.1$ mm y el paso temporal $\Delta_t = 0.2$ ps, que corresponde a 0.95 veces el paso temporal máximo del método FDTD convencional. La estructura completa va encerrada en una caja de $122 \times 42 \times 195$ celdas.

En las figuras 7 y 8 se muestran, respectivamente, los módulos de los parámetros S_{11} y S_{21} de la estructura anteriormente descrita. En cada figura pueden apreciarse cuatro curvas; dos de ellas corresponden a los resultados obtenidos mediante el método TP-LN-FDTD, considerando el valor real obtenido para τ y despreciándolo; también se han dibujado los resultados calculados mediante el simulador circuital ADS sólo; por último, la solución que aparece en las figuras bajo el nombre “HFSS + ADS”, se ha obtenido de la siguiente manera: primero, mediante el simulador electromagnético HFSS, se calculan los parámetros de *scattering* de la estructura de la figura 5 sin el elemento activo. En esta primera simulación, definimos dos puertas

Fig. 7. Módulo del parámetro S_{11} del amplificador de la figura 5.Fig. 8. Módulo del parámetro S_{21} del amplificador de la figura 5.

V. CONCLUSIÓN

Se ha aplicado el método TP-LN-FDTD a la simulación de transistores lineales de efecto de campo con parámetro de transconductancia distinto de cero. Para ello, el factor exponencial que aparece asociado a dicho parámetro se ha ajustado mediante una función racional de primer orden. Además, los parámetros extrínsecos del FET también han sido tenidos en cuenta. Para validar esta aplicación, se han calculado los parámetros de *scattering* de un amplificador en régimen lineal. Los resultados se han comparado con los obtenidos mediante el uso del simulador electromagnético HFSS y el circuital ADS, obteniéndose un buen acuerdo.

REFERENCES

- [1] W. Sui, D. A. Chistensen, and C. H. Durney, "Extending the two-dimensional FDTD method to hybrid electromagnetic systems with active and passive lumped elements," *IEEE Trans. Microwave Theory Tech.*, vol. 40, pp.724-730, Apr. 1992.
- [2] M. Picket-May, A. Taflové and J. Baron, "FD-TD Modeling of Digital Signal Propagation in 3-D Circuits with Passive and Active Loads," *IEEE Trans. Microwave Theory Tech.*, vol. 42, no. 8, pp. 1514-1532, August 1994.
- [3] P. Ciampolini, P. Mezzanotte, L. Roselli and R. Sorrentino, "Accurate and efficient circuit simulation with lumped-element FDTD technique," *IEEE Trans. Microwave Theory Tech.*, vol. 44, pp. 2207-2215, Dec. 1996.
- [4] J. A. Pereda, F. Alimenti, P. Mezzanotte, L. Roselli and R. Sorrentino, "A New Algorithm for the Incorporation of Arbitrary Linear Lumped Networks into FDTD Simulators," *IEEE Trans. Microwave Theory Tech.*, vol. 47, no. 6, pp. 943-949, June 1999.
- [5] O. Gonzalez, J. A. Pereda, A. Herrera, and A. Vegas, "An Extension of the Lumped-Network FDTD Method to Linear Two-Port Lumped Circuits," Aceptado para su publicación en *IEEE Trans. Microwave Theory Tech.*
- [6] David M. Pozar, *Microwave Engineering*, 3 ed., John Wiley & Sons, Inc., 2005.
- [7] A. García-Lamperéz, S. Llorente-Romano, M. Salazar-Palma, and T. K. Sarkar, "Efficient Electromagnetic Optimization of Microwave Filters and Multiplexers Using Rational Models," *IEEE Trans. Microwave Theory Tech.*, Vol. 52, no. 2, pp. 508-521, Feb 2004.
- [8] A. Taflové and S. Hagness, *Computational Electrodynamics: The Finite-Difference Time-Domain Method*, 2 ed., Artech House, Boston, MA, 2000.
- [9] P. H. Ladbrooke, *MMIC Design: GaAs FETs and HEMTs*, Artech House, Norwood, MA, 1989.

adicionales en los extremos del gap. Dichas puertas son fuentes de tensión de impedancia interna 50Ω que se colocan verticalmente entre el extremo de la tira *microstrip* y el plano de tierra. Los resultados de esta estructura de cuatro puertas se exportan en un fichero con formato CITifile que posteriormente se carga en el simulador circuital ADS, introduciendo el modelo del transistor HJ-FET en los extremos del gap. El circuito híbrido resultante se simula con ADS.

Consideramos que la solución proporcionada por la estrategia "HFSS + ADS" es más exacta que la obtenida mediante ADS sólo, ya que HFSS proporciona una simulación electromagnética en 3 dimensiones de la estructura pasiva. Todos los resultados obtenidos muestran un buen acuerdo aunque en la figura 7 podemos observar como la solución proporcionada por ADS está desviada en frecuencia respecto a las otras dos. Por último, en la misma figura se muestra el efecto de considerar el parámetro τ .